

RCD SNUBBERS

Everson Mattos, Henrique Figueira, Felipe Fernandes

Acadêmicos da disciplina de Conversores Estáticos, PPGEE, Universidade Federal de Santa Maria, Santa Maria-RS, Brasil
everson.mattos@gmail.com, hhfigueira@gmail.com, fleipetfernandes83@gmail.com

3 de Abril de 2014

Resumo

Neste trabalho introduz-se aos conceitos de *snubber* (RCD), também conhecido com *turn-off snubber*, avalia-se o efeito da indutância parasita no circuito chaveado e terminam-se os valores ótimos de Capacitor e Resistor para o *snubber* (RCD) com e sem a indutância parasita.

Palavras chave

Semicondutores de Potência, Transistor Bipolar

1 Introdução

Os *Snubbers* são, basicamente, circuitos de proteção e performance para os circuitos eletrônicos chaveados. Os *snubbers* podem atuar em:

- Reduzir ou eliminar os pulsos indesejáveis (*spikes*) de tensão ou corrente;
- Limitar $\frac{di(t)}{dt}$ ou $\frac{dv(t)}{dt}$;
- Dar forma a linha de carga para que os dispositivos eletrônicos trabalhem dentro área de operação segura (SOA);
- Transferir a dissipação de energia da chave para um resistor ou uma carga útil;
- Reduzir as perdas de chaveamento;
- Reduzir a Interferência Eletromagnética (EMI)

Há diferentes tipos de *snubbers*, entretanto os mais comuns são Resistor-Capacitor (RC) o Resistor-Capacitor-Diodo (RCD) *Turn-Off Snubbers*.

2 Transistor comutado com carga resistiva

Esse caso simples é uma revisão para estabelecer uma linha base de análise do comportamento de comutação de um semicondutor para mostrar que

o tempo de comutação pode ser definido em termos das perdas de comutação. O circuito analisado esta apresentado na Figura 1 e considerando duas características. A tensão cai linearmente durante o *turn-on* da chave e a corrente cai linearmente durante o *turn-on*, conforme figura 1a

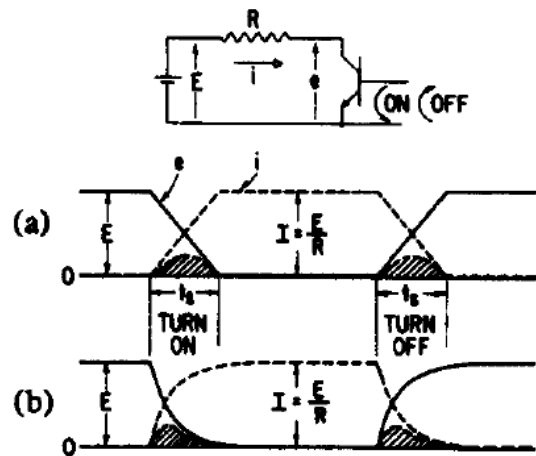


Figura 1: Curvas de *turn-on* do transistor com carga resistiva

A perda total de comutação pode ser calculada para o *turn-on* e *turn-off* pela equação 1. Caso o transistor comute exponencialmente figura 1b a energia dissipada pode ser calculada com a equação 5.

$$W = \frac{EIt_s}{6}t_s \quad (J) \quad (1)$$

$$W = \frac{EI\tau}{2} \quad (J) \quad (2)$$

Pode ser notado que a comutação linear ira resultar nas mesmas perdas de comutação se $t_s = 3\tau$. Por convenção o tempo de comutação do transistor é definido pelo intervalo entre 90% e 10% da tensão ou da corrente. Na comutação linear t_s é definido pela equação 3, e as equações 1 e 5 podem ser reescritas como 4 e ??.

$$\hat{t}_s = 0,8t_s \quad (s) \quad (3)$$

$$W = \frac{EI\hat{t}_s}{4,8} \quad (J) \quad (4)$$

$$W = \frac{EI\hat{t}_s}{4,4} \quad (J) \quad (5)$$

3 Transistor comutando uma carga indutiva

Os conversores Buck, Boost e Buck/Boost estão desenhados na figura 2 para enfatizar que eles são essencialmente equivalentes no tipo de comutação imposto no transistor e diodo associado. Consequentemente, a mesma aproximação pode ser utilizada para projeto de snubbers em qualquer um desses conversores.

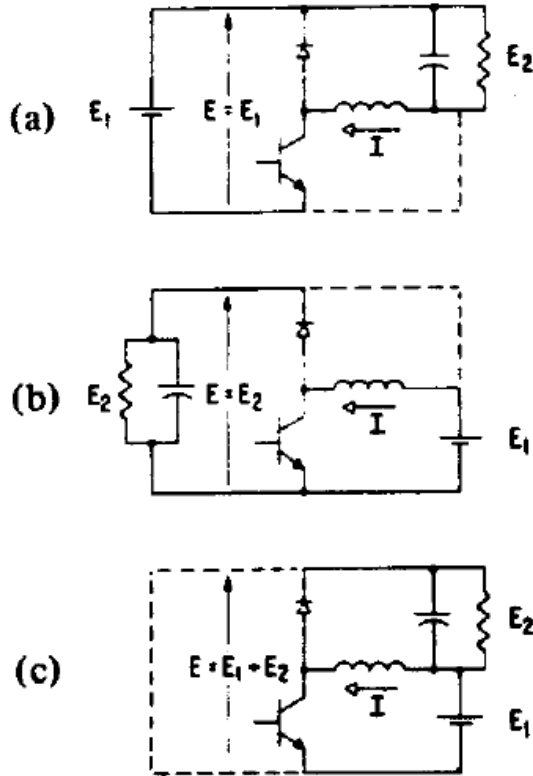


Figura 2: Conversores com comportamento similar

Os elementos essenciais para análise da comutação estão apresentados na figura 3, onde estão os snubber tipo shunt e serie.

4 Estrutura Básica

Segundo [1] o Tiristor controlado por mosfet *MOS-controlled thyristor* (MCT), é um dispositivo semicondutor de potencia que possui varias vantagens sobre mosfet de potencia, as principais são: sua área de operação segura (SOA) é

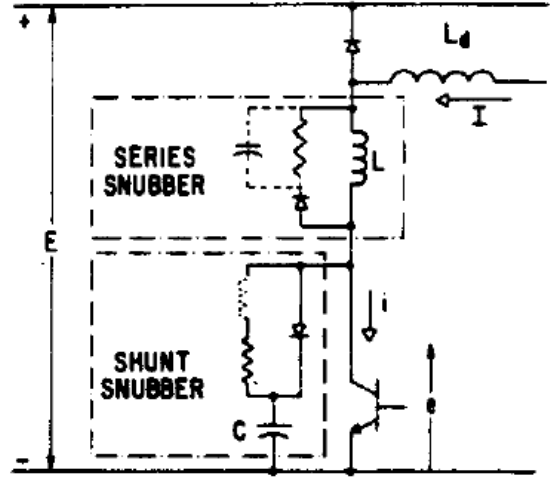


Figura 3: Conversores com comportamento similar

30% menor e produz duas vezes menos perda no chaveamento. Quando operando em altas frequências pode apresentar perdas adicionais. Na figura 4 está o circuito que foi objeto deste estudo. Uma forma de reduzir perdas é usando

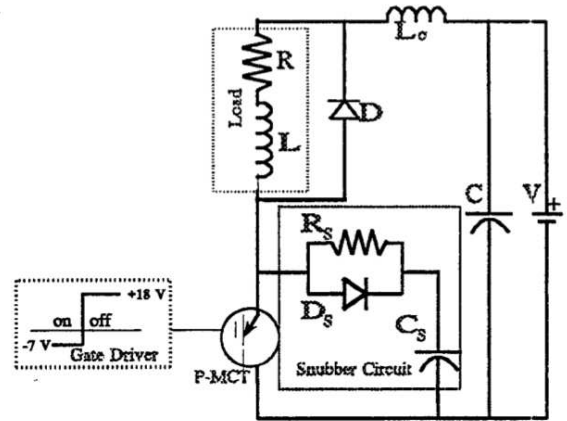


Figura 4: Circuito de um snubber *RCD* [2]

um circuito de *snubber*, o qual reduzirá as de chaveamento e o stress do dispositivo. O circuito de *snubber* estudado é baseado na aproximação linear de piece-wise, ou seja, as funções são interpoladas usando aproximação linear de piece-wise. Para uma carga indutiva as perdas na abertura da chave é calculada pela equação 6, e visto na figura 5a quando modelados com um segmento de reta para a queda da corrente. Onde: $t_s = t_{rv} + t_{fi}$, t_{rv} é o tempo de subida da tensão e t_{fi} é o tempo de queda da corrente. Quando modelado com dois seguimentos de reta para a queda da corrente como mostra a figura 5b usa-se a equação 7. Onde: $t_s = t_{rv} + t_f + t_t$, t_{rv} é o tempo de subida da tensão, t_f é o tempo de queda da corrente, t_t é o tempo de "calda" de

queda da corrente e $\hat{k} = \frac{I_P}{I_L}$.

$$E_{off} = \frac{V_s I_s}{2} t_s \quad (J) \quad (6)$$

$$E_{off} = \frac{V_s I_s}{2} [t_{rv} + (1 + \hat{k})t_f + \hat{k}t_t] \quad (J) \quad (7)$$

Infelizmente, o efeito do stress pelo transiente,

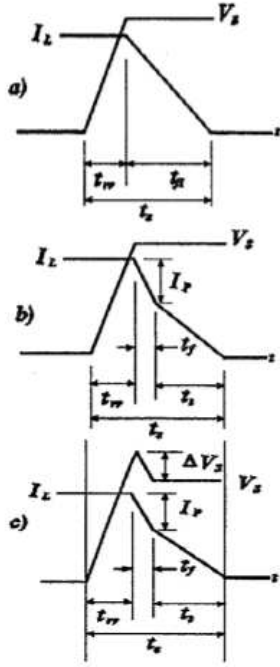


Figura 5: Formas de onda no chaveamento para carga indutiva

como o de sobretensão na abertura da chave devido a indutância parasita L_σ presente em todos os circuitos eletrônicos de potência. Praticamente, durante de a abertura da chave, a tensão sobre a chave fica: $V_s + L_\sigma \frac{di}{dt}$ durante um pequeno intervalo de tempo, depois decai para V_s durante o primeiro intervalo de decaimento da corrente, t_f , e mantém-se constante durante o tempo t_t , como mostra a figura 5c, nese caso as perdas são calculadas conforme a equação 8.

$$E_{off} = \frac{V_s I_s}{2} [t_{rv} + (1 + \hat{k})t_f + \hat{k}t_t] + \frac{\Delta V_s I_s}{3} [(1 + \frac{\hat{k}}{2})t_f + \frac{3}{2}t_{rv}] \quad (J) \quad (8)$$

A segunda parte da equação 8 é devido a sobrepassagem da tensão. Logo o resultado das perdas, levando-se em consideração a indutância parasita L_σ , é maior.

5 Turn-off snubber para uma chave simples

A escolha do capacitor de um RCD snubber não é uma tarefa facil. Quando a escolha do capacitor de snubber $C_s = C_{s,normal}$ a tensão no capacitor sobe até V_s no tempo de t_s , isso é chamado de *normal snubbing*. Se $C_s < C_{s,normal}$ a tensão do capacitor chega a V_s antes do tempo t_s , isso é o *undersnubbing*. Quando $C_s > C_{s,normal}$ a tensão no capacitor chega a V_s depois do tempo t_s , isso é chamado de *oversnubbing*. Depois de t_s a corrente no capacitor C_s é igual a corrente de carga I_L e a tensão no capacitor e na chave variam linearmente até V_s . Esses são os principais fenômenos de *snubbing* estudados na literatura. O entendimento desses casos permite escolher uma valor ótimo de capacitância que minimize as perdas. A escolha do capacitor ótimo o qual minimiza as perdas de chaveamento é calculado segundo a equação 9

$$C_{s,opt} = \frac{I_L t_s}{V_s} \frac{2}{9} \quad (F) \quad (9)$$

onde as perdas ficam de acordo com a equação 10

$$E_{off} = \frac{V_s I_L t_s}{2} \frac{1}{3} \quad (J) \quad (10)$$

Quando o circuito trabalha no modo *oversnubbed* a seleção de um valor alto de capacitor minimiza as perdas, o ideal nesse caso seria capacitância infinita, entretanto o comum é usar um valor arbitrário alto. Entre os modos de *oversnubbed* e *undersnubbed* há o modo de operação *normal snubbed*, para esse caso o calculo do capacitor é feito de acordo com a equação 11 e as perdas dadas pela equação 12

$$C_{s,normal} = \frac{I_L t_s}{2V_s} \quad (F) \quad (11)$$

$$E_{off} = \frac{V_s I_L t_s}{12} \quad (J) \quad (12)$$

Como pode ser visto na figura 5c, devido a indutância parasita a forma de onda e as perdas no chaveamento são muito distintas do ideal. Nesse caso o faz-se necessário determinar um novo capacitor ótimo par o *snubber* (RCD), a análise do chaveamento com a indutância parasita pode ser vista na figura 6. O tempo de subida da tensão da chave é assumido desprezível e assumindo uma aproximação linear de um único seguimento para o tempo de queda da corrente. Um modelo ótimo para o capacitor com as respectivas perdas de chaveamento são descritas pelas equações 13 e 14 respectivamente.

$$C_{s,opt} = \frac{I_L t_s}{2(V_s + \Delta V_s)} k^2 \quad (F) \quad (13)$$

$$E_{off} = \frac{V_s I_s t_s}{2} \left[1 - \frac{4}{3}k + \frac{k^2}{2} \right] + \frac{\Delta V_s I_s t_s}{2} \left[\left(\frac{2}{3} \right) - \frac{2}{3}k + \frac{k^2}{6} \right] \quad (J) \quad (14)$$

Onde $k = \frac{2V_s + \Delta V_s}{3V_s + 2\Delta V_s}$

A figura 6 mostra a simulação do modelo com indutância parasita com capacitor acima do valor normal, abaixo do valor normal e com valor normal.

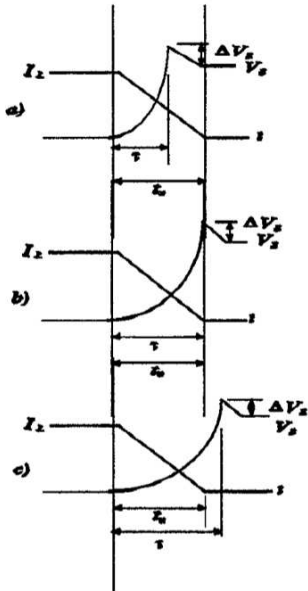


Figura 6: Formas de onda no chaveamento com RCD snubber

Na condição de normal snubber a capacitância e as perdas são dadas respectivamente por 15 e 16

$$C_{s,normal} = \frac{I_L t_s}{2(V_s + \Delta V_s)} \quad (F) \quad (15)$$

$$E_{off} = \frac{V_s I_L t_s}{12} + \frac{\Delta V_s I_L t_s}{12} \quad (J) \quad (16)$$

6 Considerações práticas

Geralmente, a resistência de um snubber deve ser escolhida pelo pico de corrente, isso é menor que a corrente reversa no diodo de roda livre. É indispensável que a corrente reversa I_{rr} seja uma

fração da corrente de carga. Nesse caso a resistência mínima do snubber é dada na equação 17

$$R_{s,min} = \frac{V_s}{K_{rr} I_L} \quad (\Omega) \quad (17)$$

Onde K_{rr} é o fator de recuperação reversa e varia entre $0 < K_{rr} \leq 0,2$. Escolhido o capacitor e o resistor de snubber, há ainda a necessidade de garantir que o tempo de descarga do capacitor até um valor pequeno, aproximadamente $0,1V_s$ durante o tempo de on-state da chave, isso é alcançado se a equação 18 for respeitada.

$$t_{on-state} > |\ln(k_d)| R_s C_s \quad (s) \quad (18)$$

Assim, o máximo valor de C_s para essas condições é dado pela equação 19

$$C_{s,max} = \frac{t_{on-satete}}{|\ln(k_d)| R_s} \quad (F) \quad (19)$$

7 Projeto

O projeto de snubber, aparentemente, não é algo trivial, entretanto algumas regras práticas podem simplificar um pouco o tempo de projeto, ainda assim, requer alguns cuidados. Considerando o circuito da figura 7, temos que Ds , Rs e Cs são os componentes que formam o snubber RCD. A corrente no capacitor de snubber é $i_{cs}(t)$.

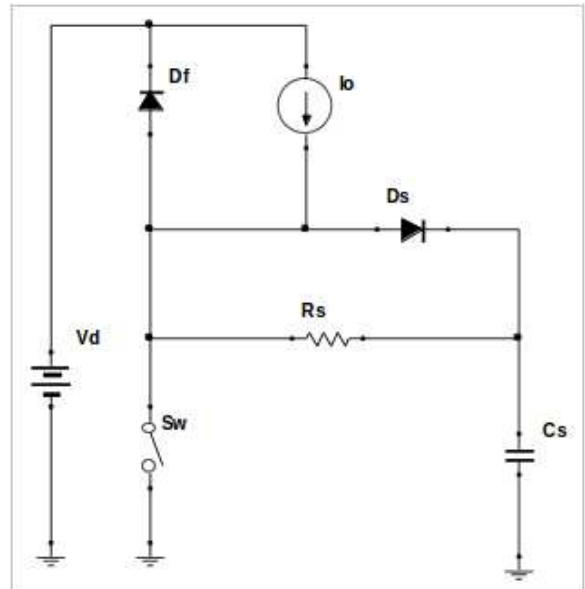


Figura 7: Circuito exemplo para projeto de snubber RCD

Considerando inicialmente a chave fechada, a corrente na chave $i_{sw}(t) = I_o(1 - \frac{t}{t_f})$ nesse caso não consideram-se as indutâncias de parasita. Um bom critério é fazer $C_s = Cs1 = \frac{I_o t_f}{2V_d}$ o resultado dessa escolha pode ser visto nas formas

de onda da corrente do capacitor de snubber e na tensão da chave, conforme figura 8

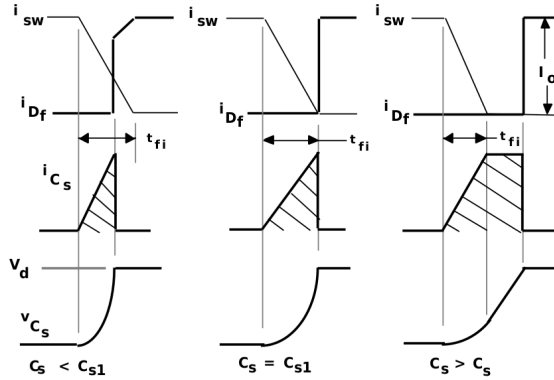


Figura 8: Formas de onda da corrente e tensão no capacitor de snubber

Esses são os casos possíveis para a escolha do capacitor. O valor do resistor pode ser calculado por $R_s = \frac{V_d}{0,2I_o}$. O tempo de recuperação do capacitor é de $t_{on} = |\ln(kd)| R_s C_s$, onde $|\ln(kd)| \cong 2.3$ e $kd = 0.1$ usualmente, esse é o tempo em que a tensão no capacitor decai até 10% de V_d , sendo assim também é o tempo em que a chave precisa ficar fechada.

7.1 Dados da chave

Para o transistor BJT STC04IE170HV de 1700V/4A temos: $t_{f_{tipico}} = 10ns$ assim, para uma tensão de entrada $V_d = 1000V$ e Corrente de carga $I_o = 2A$, temos: $C_s = \frac{2 \cdot 10e-9}{2 \cdot 1000} = 10pF$ e $R_s = \frac{1000}{0,2 \cdot 2} = 2.5k\Omega$; O período de tempo que a chave deve permanecer fechada de ser $t_{sw_{on}} \geq 310^{-12} 2.5^3 \geq 0.75ns$

8 Conclusão

Para um projeto de *snubber* RCD ótimo foram considerados diversos aspectos das formas de onda de corrente e tensão no capacitor, na chave e as perdas envolvidas. Entretanto, esse projeto trona-se complexo juntamente com a complexidade do circuito que o *snubber* faz parte. Principalmente devido aos elementos parasitas. Restringe-se então o projeto a considerações práticas que são suficientes para um bom projeto, não ótimo, mas menos complexo do *snubber*.

Referências

- [1] Z. Hossain, K. J. Olejniczak, K. C. Burgers, and C. J. Balda, "Design of RCd snubbers based upon approximations to the switching

characteristics. i. theoretical development," in *Electric Machines and Drives Conference Record, 1997. IEEE International*, 1997.

- [2] Z. aHossain, K. J. Olejniczak, K. C. Burgers, and C. J. Balda, "Design of RCd snubbers based upon approximations to the switching characteristics. ii. simulation and experimental results," in *Electric Machines and Drives Conference Record, 1997. IEEE International*, 1997.